

IC CARD

Patent Number: JP2129784
Publication date: 1990-05-17
Inventor(s): MATSUBARA TOSHIYUKI
Applicant(s):: MITSUBISHI ELECTRIC CORP
Requested Patent: ☐ JP2129784
Application Number: JP19880284627 19881110
Priority Number(s):
IPC Classification: G06K19/10 ; B42D15/10
EC Classification:
Equivalents:

Abstract

PURPOSE: To improve the confidentiality of data at the time of transferring data between an IC card and an external part by transforming the bit arrangement of the data to the arbitrary arrangement in a data transforming means and transferring the data.

CONSTITUTION: When the data are outputted, the data on a data bus 1 are once latched to a data buffer 2 and these latched data are transformed to the bit arrangement which is determined in a bit arrangement rearranging circuit 10. Next, these transformed data are sent to a parallel/serial converting circuit 3 and parallel data are converted to serial data. Then, the data are outputted from an external terminal 3a. In such a way, the bit arrangement of the data is rearranged and the data are transferred. Thus, there is no danger that the data are read by the third person. Namely, the confidentiality of the data can be improved.

Data supplied from the **esp@cenet** database - I2

⑫ 公開特許公報(A)

平2-129784

⑤ Int. Cl.⁵

識別記号

庁内整理番号

⑬ 公開 平成2年(1990)5月17日

G 06 K 19/10
B 42 D 15/10

5 2 1

6548-2C
6711-5B

G 06 K 19/00

R

審査請求 未請求 請求項の数 1 (全3頁)

⑭ 発明の名称 ICカード

⑯ 特 願 昭63-284627

⑰ 出 願 昭63(1988)11月10日

⑱ 発 明 者 松 原 利 之 兵庫県伊丹市瑞原4丁目1番地 三菱電機セミコンダクタ
ソフトウエア株式会社北伊丹事業所内
⑲ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号
⑳ 代 理 人 弁理士 大岩 増雄 外2名

明 細 書

1. 発明の名称

ICカード

2. 特許請求の範囲

データの転送が可能なICカードにおいて、外部とデータ転送を行なうとき、データのビット配列を任意の配列に組み換えてデータ転送するデータ変換手段を備えたことを特徴とするICカード。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、外部とのデータ転送を行なうICカードに関するものである。

(従来技術)

第4図は従来のICカードにおける入出力回路を示すブロック図である。図において、1はデータバス、2はデータバッファ、3はパラレル/シリアル変換回路である。なお、3aはパラレル/シリアル変換回路3に接続された外部端子である。

次に、従来にICカードのデータ入力及びデータ出力の動作について説明する。まず、データ入

力時の場合、外部端子3aより入力されたシリアルデータのデータは、パラレル/シリアル変換回路3に逐次蓄えられる。そして、一定量のデータが入力されると、図示していないCPUからの制御信号によって、パラレルのデータに変換され、データバッファ2に送られる。次に、データバッファ2に一旦蓄えられたデータは、CPUからの制御信号によってデータバス1に送られる。このようにデータの出力は、上記の動作を繰り返すことによって行なわれる。

次に、データの出力時の場合、データバス1上のデータをCPUからの制御信号によって、一旦データバッファ2にラッチする。そして、このラッチしたデータをパラレル/シリアル変換回路3へ送り、パラレルデータをシリアルデータに変換し、外部端子3aよりデータを出力する。このようにデータの出力は、上記の動作の繰り返しのによって行なわれる。

(発明が解決しようとする課題)

従来のICカードは以上のように構成されてい

るので、ICカードと外部とのデータ転送における方式は、最上位ビットから行なう方式(MSBファースト)、または最下位ビットから行なう方式(LSBファースト)のいずれかの方式となる。このため、機密情報を扱う場合のあるICカードでは、データ転送時に第三者にデータを読み取られてしまう可能性があった。

本発明は上記のような欠点を解決するためになされたもので、ICカードと外部とのデータ転送時のデータの機密性を高めたICカードを得ることを目的とする。

〔課題を解決するための手段〕

本発明に係るICカードは、外部とデータ転送を行なうとき、データのビット配列を任意の配列に変えてデータ転送するデータ変換手段を備えている。

〔作 用〕

データ変換手段により、データのビット配列を任意の配列に変換してデータ転送を行なう。

〔実施例〕

信号によって、シリアルデータからパラレルデータに変換し、このデータをビット配列組み換え回路10に送る。ビット配列組み換え回路10は、第3図に示すラッチ回路14に入力したデータをラッチする。その後、ICカードと外部装置との間で予め決められているビットの配列に従って、1ビットづつゲート12を上段、下段を組み合わせでオンさせ、正規のビット配列に並び換える。例えば、1ビット目のデータを3ビット目のデータに変換する場合、1ビット目のラッチ回路11に接続しているゲート12をオンし、他のゲートを全てオフにする。次に、反対側の3ビット目のラッチ回路11にデータをラッチする。この動作により、1ビット目のデータは3ビット目のデータに変換される。このように、1ビットづつ上記の動作を行なうことにより、8ビット全ての変換した後、この並び換えたデータをデータバッファ2へ送る。そして、データバッファ2からデータバス1にデータが転送される。

次に、データの出力時の場合は、データバス1

以下、本発明の実施例について図に従って説明する。第1図は本発明の一実施例を示すICカードの機能ブロック図である。図において、4はCPU、5はROM、6はRAM、7はEEPROM、8はバス、9は入出力回路である。第4図と同一部分には同一符号を付する。10はビット配列組み換え回路である。

第2図は第1図における入出力回路9の回路図である。図において、第4図と同一部分には同一符号を付する。10はビット配列組み換え回路である。

第3図は第1図で示したビット配列組み換え回路10の具体的な構成を示す回路図である。図において、11はラッチ回路、12はゲートである。

次に、上記の構成において、ICカードのデータ入力時及びデータ出力時の動作について説明する。まず、データ入力時の場合、外部端子13aより入力されたシリアルデータは、パラレル/シリアル変換回路3に入力される。次に、パラレル/シリアル変換回路3は、CPU4からの制御

上のデータを、一旦データバッファ2にラッチする。そして、このラッチしたデータをビット配列組み換え回路10で決められているビット配列に変換する。次に、この変換されたデータをパラレル/シリアル変換回路3へ送り、パラレルデータをシリアルデータに変換し、外部端子3aよりデータを出力する。

このように本実施例におけるICカードは、ビット配列組み換え回路により、データのビット配列を組み換えてデータ転送を行っているため、第三者にデータを読み取られる心配がなく、データの機密性を高めることができる。

なお、上記実施例では、ビット配列組み換え回路10をパラレル/シリアル変換回路3とデータバッファ2との間に設けた場合を説明したが、ビット配列組み換え機能をパラレル/シリアル変換回路3に付加してもよい。また、ビット配列組み換え回路10におけるラッチ回路11をデータバッファ2と共通にしてもよい。

〔発明の効果〕

以上のように本発明は、データ変換手段により、データのビット配列を組み換えてデータ転送を行うので、第三者にデータを読み取られる心配がなく、データの機密性を高めることができるという優れた効果を有する。

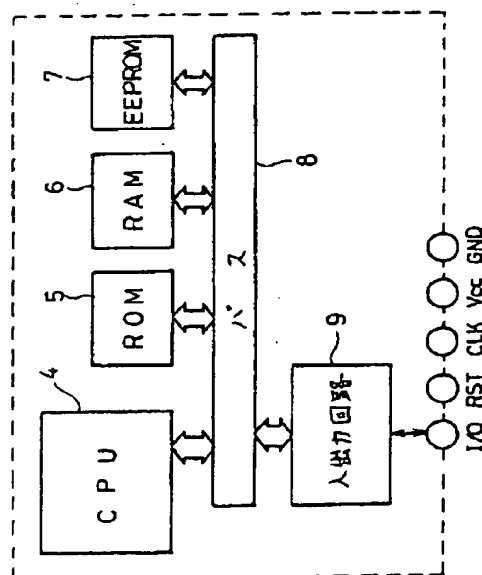
4. 図面の簡単な説明

第1図は本発明の一実施例を示すICカードの入出力回路のブロック図、第2図はICカードの機能ブロック図、第3はビット配列組み換え回路10の回路図、第4図は従来のICカードにおける入出力回路のブロック図である。

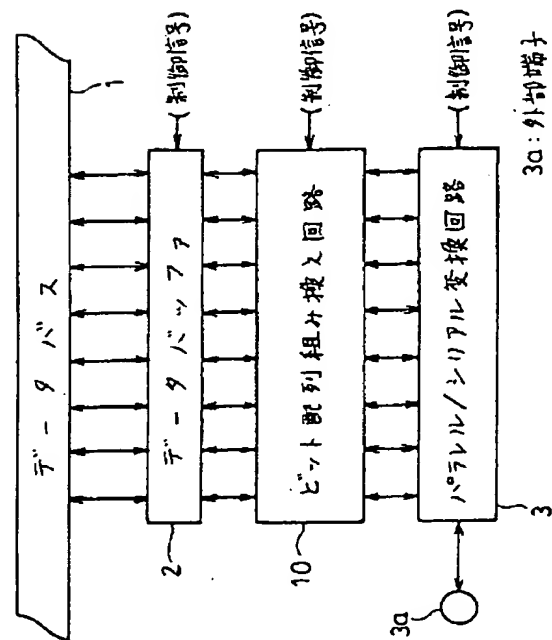
1・・・データバス、2・・・データバッファ、3・・・パラレル/シリアル変換回路、10・・・ビット配列組み換え回路。

代理人 大岩増雄

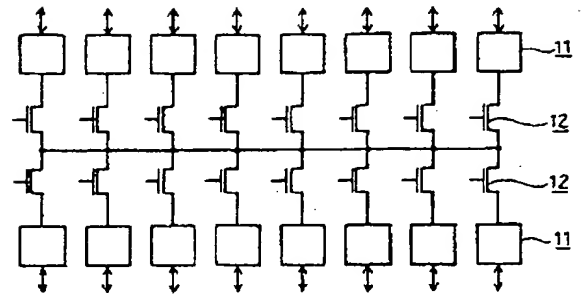
第1図



第2図



第3図



第4図

